

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08097804 A**

(43) Date of publication of application: **12.04.96**

(51) Int. Cl

H04L 1/06

H04B 7/08

(21) Application number: **06231518**

(71) Applicant: **SANYO ELECTRIC CO LTD**

(22) Date of filing: **27.09.94**

(72) Inventor: **IINUMA TOSHINORI**

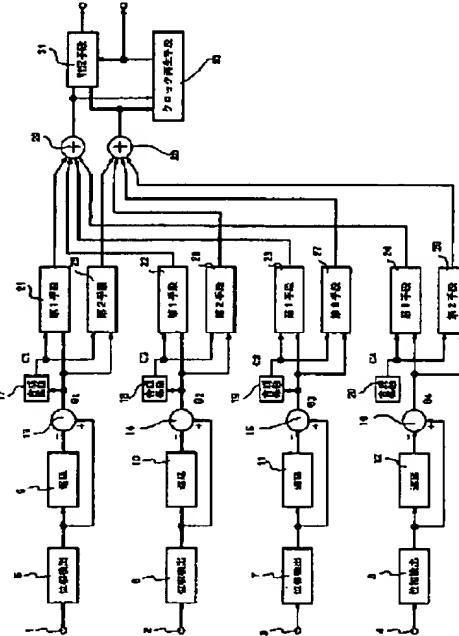
(54) DIVERSITY DEVICE

(57) Abstract:

PURPOSE: To aggressively mitigate the influence of interference waves such as delay waves or the like by constituting a maximum ratio combined diversity device only by the digital circuit of a small scale suitable for being made into an IC such as a memory and an adder, etc.

CONSTITUTION: This device is provided with combined coefficient output means 37, 38, 39 and 40 outputting combined coefficient data which is output from a phase detection type delay detection means outputting reception phase delay detection data relating to the phase of reception signals and weights the phase delay detection data of respective branches. The products of the sine and cosine of the phase delay detection data and the combined coefficient data are respectively obtained in first storage means 21, 22, 23 and 24 and second storage means 25, 26, 27 and 28 and the output data of the first and second storage means are added by addition means 29 and 30.

COPYRIGHT: (C)1996,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-97804

(43)公開日 平成8年(1996)4月12日

(51)Int.Cl.⁶

H 04 L 1/06

H 04 B 7/08

識別記号

庁内整理番号

F I

技術表示箇所

D

審査請求 未請求 請求項の数2 OL (全9頁)

(21)出願番号

特願平6-231518

(22)出願日

平成6年(1994)9月27日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 飯沼 敏範

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

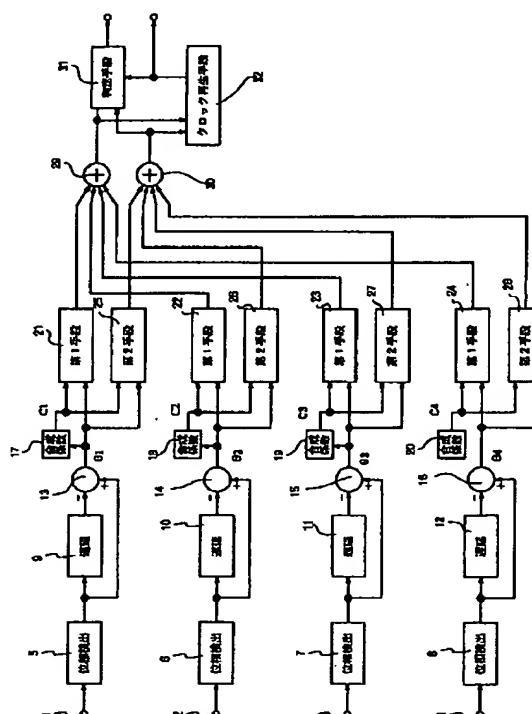
(74)代理人 弁理士 安富 耕二

(54)【発明の名称】 ダイバーシチ装置

(57)【要約】

【目的】 最大比合成ダイバーシチ装置をメモリーや加算器など I C 化に適した小規模のデジタル回路のみで構成することができ、遅延波などの干渉波の影響を積極的に緩和することのできるダイバーシチ装置を実現する。

【構成】 受信信号の位相に関する受信位相遅延検波データを出力する位相検波型の遅延検波手段から出力される各ブランチの位相遅延検波データ重みづけするための合成係数データを出力する合成係数出力手段 37、38、39、40を設け、合成係数データと、位相遅延検波データの正弦および余弦の積を、おのおの第1記憶手段21、22、23、24および第2記憶手段25、26、27、28にて求め、この第1及び第2記憶手段の出力データを加算手段29、30によって加算することを特徴とするダイバーシチ装置。



【特許請求の範囲】

【請求項 1】 受信信号の位相に関する受信位相遅延検波データを出力する位相検波型の遅延検波手段と、該位相遅延検波データに基づいて各プランチに重みづけを行うための合成係数データを出力する手段と、各プランチの合成係数データと前記位相遅延検波データが入力されるとともに位相遅延検波データの正弦と前記合成係数データの積を出力する複数の第1手段と、各プランチの合成係数データと前記位相遅延検波データが入力されるとともに位相遅延検波データの余弦と前記合成係数データの積を出力する複数の第2手段と、該複数の第1及び第2手段の出力データを加算する加算手段を有することを特徴とするダイバーシチ装置。

【請求項 2】 受信信号の位相に関する受信位相遅延検波データを出力する位相検波型の遅延検波手段と、該位相遅延検波データの理想判定点からの乖離量に関する尤度データを出力する尤度検出手段と、受信信号の大きさに関する受信レベルデータと前記尤度データに基づいて各プランチに重みづけを行うための合成係数データを出力する手段と、各プランチの合成係数データと前記位相遅延検波データが入力されるとともに位相遅延検波データの正弦と前記合成係数データの積を出力する複数の第1手段と、各プランチの合成係数データと前記位相遅延検波データが入力されるとともに位相遅延検波データの余弦と前記合成係数データの積を出力する複数の第2手段と、該複数の第1及び第2手段の出力データを加算する加算手段を有することを特徴とするダイバーシチ装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ダイバーシチ装置に関する。

【0002】

【従来の技術】 従来、デジタル方式の通信機器においては、伝送の効率化のために、デジタルの情報信号（ベースバンド信号）で搬送波信号を変調することによって、情報信号の伝送が行われている。このような変調の方式としては、デジタルのベースバンド信号（変調信号）に応じて搬送波信号の振幅を変化させる振幅変調方式（ASK: Amplitude Shift Keying）、変調信号に応じて搬送波の周波数を変位させる周波数変調方式（FSK: Frequency Shift Keying）、変調信号に応じて搬送波の位相を変化させる位相変調方式（PSK: Phase Shift Keying）、変調信号に応じて搬送波の振幅及び位相をそれぞれ独立して変化させる直交振幅変調方式（QAM: Quadrature Amplitude Modulation）などの種々の方式が用いられている。

【0003】 これらのデジタル変調方式は、移動通信等に適用した場合、電波の反射や散乱などの影響で受信レ

ベルが激しく変動するフェージング現象によって受信性能が著しく劣化することが知られている。そして、このフェージングによる受信レベル低下を補う有効な方法として、複数の受信系を用いて受信を行うダイバーシチ受信等が実用化されている。

【0004】 ダイバーシチ受信の方式には、各受信系の中で最大受信レベルの受信信号を選択して復調を行う選択合成方式、各受信系の信号を等レベルで合成して復調を行う等利得合成方式、各受信系の信号を受信レベルに

10 比例した重み付けを行った後合成して復調を行う最大比合成方式がある。この中で最大比合成方式は、最も良い特性が得られるが、線形の受信系が必要になることや変調波信号の位相を高精度に調整することなどのため装置が複雑になり、安価に実現することは困難であった。

【0005】 図6は、従来の最大比合成ダイバーシチ受信装置の1例を示したもので4系統の受信信号を合成する構成となっている。この装置の場合、各入力端子101、102、103、104から入力される受信信号は移相器105、106、107、108により搬送波の位相を等しく揃えられた後、加算器109で信号を合成され、復調器110にてデータ復調を行うものである。この時、加算器109で信号が合成されるまでは、各信号は線形に増幅されており、従って合成は線形に行われる。

【0006】 図7は、図6の従来技術による装置の信号合成をIQ平面上に示した図であり、簡単のため2系統のみ記してある。図7において、S1、S2は受信信号を表し、S1S、S1NはS1の信号成分、ノイズ成分、S2S、S2NはS2の信号成分、ノイズ成分である。一般

30 に、ノイズ成分は信号レベルや受信系統（以後プランチと呼ぶ）に係わらずほぼ一定に加わるため、図では各プランチの受信信号は、信号成分（S1S及び、S2S）を中心とする同じ半径（ $|S1N|=|S2N|$ ）の円周上の点として記してある。図6の装置、即ち、最大比合成ダイバーシチでは、各プランチの受信信号は線形に合成されるため、S1、S2をベクトル的に合成したものが復調器へ入力される合成信号となる。

【0007】 この様に、最大比合成ダイバーシチでは線形に信号合成を行うため、ノイズ成分が一定のまま信号成分が合成される。これにより合成信号のS/Nを最大にできるため、最大比合成ダイバーシチはダイバーシチ方式の中で最も良い受信性能を得ることができる。

【0008】

【発明が解決しようとする課題】 最大比合成ダイバーシチは、信号のS/Nを最大にできるため、熱雑音のみが存在する伝搬環境では最適な合成方式となる。しかし、受信信号に熱雑音以外の遅延波などの干渉波が含まれる場合、最大比合成ダイバーシチでは、単に信号を線形合成するだけなので干渉波の影響を積極的に緩和することはできなかった。特に、受信レベルが大き

いプランチに遅延波などの干渉波が多く含まれている場合、受信品質が悪いにも係わらず大きく重み付けされ、受信性能を著しく劣化させてしまう問題があった。

【0009】

【課題を解決するための手段】上記の従来技術の問題を解決するために、本発明のダイバーシチ装置は、受信信号の位相に関する受信位相遅延検波データを出力する位相検波型の遅延検波手段と、該位相遅延検波データに基づいて各プランチに重みづけを行うための合成係数データを出力する手段と、各プランチの合成係数データと前記位相遅延検波データが入力されるともに位相遅延検波データの正弦と前記合成係数データの積を出力する複数の第1手段と、各プランチの合成係数データと前記位相遅延検波データが入力されるともに位相遅延検波データの余弦と前記合成係数データの積を出力する複数の第2手段と、該複数の第1及び第2手段の出力データを加算する加算手段を有することを特徴とするものである。

【0010】さらに本発明によるダイバーシチ装置は、受信信号の位相に関する受信位相遅延検波データを出力する位相検波型の遅延検波手段と、該位相遅延検波データの理想判定点からの乖離量に関する尤度データを出力する尤度検出手段と、受信信号の大きさに関する受信レベルデータと前記尤度データに基づいて各プランチに重みづけを行うための合成係数データを出力する手段と、各プランチの合成係数データと前記位相遅延検波データが入力されるともに位相遅延検波データの正弦と前記合成係数データの積を出力する複数の第1手段と、各プランチの合成係数データと前記位相遅延検波データが入力されるともに位相遅延検波データの余弦と前記合成係数データの積を出力する複数の第2手段と、該複数の第1及び第2手段の出力データを加算する加算手段を有することを特徴とするものである。

【0011】

【作用】請求項1記載の本発明によるダイバーシチ装置によれば、受信信号の位相が位相検出手段で検出され、検出した位相データを遅延手段で1シンボル遅延させ、遅延手段の出力データと位相検出手段の差を計算手段で計算し、更に、この計算手段の出力データを記憶手段1、及び、記憶手段2のアドレスへ与え、又、合成係数出力手段から出力される合成係数を記憶手段1、及び、記憶手段2の別のアドレスへ与えることにより、位相遅延検波データの正弦および余弦と合成係数データの積が出力され、記憶手段1、及び、記憶手段2から出力される複数の受信系統のデータが加算される。

【0012】また、請求項2記載の発明によれば、受信信号の位相が位相検出手段で検出され、検出した位相データを遅延手段で1シンボル遅延させ、遅延手段の出力データと位相検出手段の差を計算手段で計算し、更に、この計算手段の出力データを記憶手段1、及び、記憶手段2のアドレスへ与え、又、尤度検出手段により検出さ

れた尤度データにより補正された受信レベル補正データを記憶手段1、及び、記憶手段2の別のアドレスへ与え、記憶手段1、及び、記憶手段2からの出力される複数の受信系統のデータが加算される。

【0013】

【実施例】図1は、本発明の第1実施例を示す図である。図1において、1、2、3および4は受信信号が入力される各プランチの入力端子、5、6、7および8は受信信号の位相を検出する位相検出手段、9、10、1

10 1および12は位相検出手段5、6、7、8のデータを1シンボル時間遅延させる遅延手段、13、14、15および16は計算手段、17、18、19および20は計算手段13、14、15、16から出力される位相遅延検波データから、各プランチ毎に重みづけを行うための合成係数を出力する合成係数出力手段、21、22、23および24は合成係数出力手段17、18、19、20からの合成係数データ(C_n)と位相遅延検波データ(θ_n)をアドレスとして位相遅延検波データの正弦と合成係数データの積($C_n \cdot \sin(\theta_n)$)を出力する
20 第1手段、25、26、27および28は合成係数出力手段17、18、19、20からの合成係数データ(C_n)と位相遅延検波データ(θ_n)をアドレスとして位相遅延検波データの余弦と合成係数データの積($C_n \cdot \cos(\theta_n)$)を出力する第2、29、30は加算手段、31は加算手段29および30のデータから送信データを複号する判定手段、32は加算手段29および30のデータから送信データに同期したクロックを出力するクロック再生手段である。

【0014】図1において各プランチの位相検出手段

30 5、6、7、8、遅延手段9、10、11、12および計算手段13、14、15、16から成る部分は、位相検波型の遅延検波器を構成している。即ち、この部分では、位相検出手段により受信信号の位相を検出し、検出した位相を遅延手段により1シンボル時間遅延させ、計算手段でそれらの差を検出することで位相遅延検波データ(θ_n)を出力する。

【0015】本発明のダイバーシチ装置では、位相遅延検波データから検波信号のI成分、Q成分及び、合成係数を計算し、I成分、Q成分を合成係数で重み付けした後、合成行うものである。

【0016】図2は、図1の本実施例の装置の動作をIQ平面上に示したものである。位相検波型の遅延検波器では、受信信号の振幅情報が失われるため、IQ平面上では、信号は全て大きさが等しいベクトルで表される。即ち、受信信号は、原点を中心とする円周上の点で表され、図に示す受信信号1および受信信号2を合成する場合を考える。

【0017】計算手段から出力された位相遅延検波データ(θ_1, θ_2)から、まず最初に検波信号のI成分、

50 【0018】

【数1】

$$S_{11} = \cos \theta_1$$

$$S_{21} = \cos \theta_2$$

【0019】およびQ成分

【0020】

【数2】

$$S_{1Q} = \sin \theta_1$$

$$S_{2Q} = \sin \theta_2$$

【0021】を求める。

【0022】次に、このI、Q成分に、合成係数出力手段からの合成係数データC1、C2を重み付けし、合成前の重み付けされたI成分、

【0023】

【数3】

$$S'_{11} = C_1 \cdot S_{11}$$

$$S'_{21} = C_2 \cdot S_{21}$$

【0024】およびQ成分

【0025】

【数4】

$$S'_{1Q} = C_1 \cdot S_{1Q}$$

$$S'_{2Q} = C_2 \cdot S_{2Q}$$

【0026】を求める、各部ブランチからの信号を加算器29および30で合成して、合成信号のI成分、Q成分、

【0027】

【数5】

$$I \text{ 成分} = S'_{11} + S'_{21}$$

$$Q \text{ 成分} = S'_{1Q} + S'_{2Q}$$

【0028】を得る。

【0029】ここで、合成係数は、図3に示す様に、位相遅延検波データの判定点の識別レベルからの乖離量L1 (≥ 0)、L2 (≥ 0)を用いる

【0030】

【数6】

$$C_1 = L_1$$

$$C_2 = L_2$$

【0031】あるいは、L1、L2を入力として、任意の関数f(x)で係数変換を行ない、

【0032】

【数7】

$$C_1 = f(L_1)$$

$$C_2 = f(L_2)$$

* 【0033】とすることもできる。

【0034】この動作は、位相遅延検波データから一意的に求めることができるために、記憶手段を用いたテーブル変換により実現できる。一例として、記憶手段にROMを用いる場合を考えると、アドレスに位相遅延検波データを入力し、それが示すアドレスに書き込んである計算データを取り出すことでこの処理を行うことができる。

【0035】また、先の合成前の重み付けされたI成分(S1I'、S2I')、Q成分(S1Q'、S2Q')も位相遅延検波データθと合成係数Cが分かれれば、

【0036】

【数8】

$$I \text{ 成分} = C \cdot \cos \theta$$

$$Q \text{ 成分} = C \cdot \sin \theta$$

【0037】により一意的に求めることができる。従つて、記憶手段に予めI、Q成分の計算結果を書き込んでおき、テーブル変換で求めることができる。

【0038】更に、合成係数出力手段と記憶手段を一体化し、上位アドレスに識別点の位相遅延検波データを与え、下位アドレスに位相遅延検波データを与え、それが示すアドレスに書き込んである計算データを取り出すことでも行うことができる。

【0039】図4は、本発明の第2実施例を示す図である。第1の実施例と同じ構成には同一図番を付し、説明を省略する。図4において、33、34、35および36は計算手段13、14、15および16から出力される位相遅延検波データから、尤度データを出力する尤度検出手段、37、38、39および40は受信レベルデータ(RSSI)と尤度データから合成係数データを主力する合成係数制御手段である。

【0040】この第2実施例の装置では、位相遅延検波データから、検波信号のI成分、Q成分を計算し、それを合成係数制御手段37～40からの合成係数で重み付けした後、合成を行うものである。

【0041】第2実施例に於ても、第1実施例同様、計算手段13～16から出力された位相遅延検波データ(θ1、θ2)から、まず初めに検波信号のI成分、

【0042】

【数9】

$$S_{11} = \cos \theta_1$$

$$S_{21} = \cos \theta_2$$

【0043】およびQ成分

【0044】

【数10】

*

7

$$S_{1Q} = \sin \theta_1$$

$$S_{2Q} = \sin \theta_2$$

【0045】を求める。

【0046】次に、このI、Q成分に、合成係数出力手段からのデータC1、C2を重み付けし、合成前の重み付けされたI成分、

【0047】

【数11】

$$S'_{1I} = C_1 \cdot S_{1I}$$

$$S'_{2I} = C_2 \cdot S_{2I}$$

【0048】およびQ成分

【0049】

【数12】

$$S'_{1Q} = C_1 \cdot S_{1Q}$$

$$S'_{2Q} = C_2 \cdot S_{2Q}$$

【0050】を求め、各部ブランチからの信号を加算器29及び30で合成して、合成信号のI成分、Q成分、

【0051】

【数13】

$$I \text{ 成分} = S'_{1I} + S'_{2I}$$

$$Q \text{ 成分} = S'_{1Q} + S'_{2Q}$$

【0052】を得る。

【0053】ここで、合成係数は、受信レベルデータ(Rn)を位相遅延検波データの尤度(図3のL1、L2)により制御することで求める。

【0054】図5は、この合成係数制御手段を示したものである。まず、初めにRnを比較器41へ入力し、Rnと設定レベルの比較を行う。ここで、Rnが設定レベル以下の場合、スイッチ42を接点A側に切換え、RnをそのままCnとして出力(乗算係数=1)する。Rnが設定レベル以上となった場合、スイッチ42を接点B側に切換え、尤度データにより計算される乗算係数(An)との積、

【0055】

【数14】

$$C_1 = A_{n1} \cdot R_{n1}$$

$$C_2 = A_{n2} \cdot R_{n2}$$

【0056】を乗算係数演算回路43で計算し出力する。尤度データから乗算係数の計算は、任意関数を用いることができる。又、ある設定値以上の尤度では乗算係数を1(減衰無し)とし、設定値以上で乗算係数を与える等のこともできる。

【0057】本発明の第2実施例では、受信レベルデータが大きい、即ち、受信レベルが大きい場合、S/Nが*

8

* 良いため、干渉波等が含まれていない時は、尤度が大きくなつて乗算係数は1となり、制御を行わない状態に等しくなる。即ち、干渉波がないブランチは、通常の最大比合成ダイバーシチと同様の働きをする。一方、干渉波が強く含まれる場合、尤度が小さくなるため、乗算係数が小さくなつてこのブランチから出力データは小さくなり、結果的に干渉波の影響を緩和することができる。また、受信レベルデータが小さい場合、S/Nが悪いため、尤度が小さくなつても、一概に干渉波の影響と

10 判断できないため、受信レベルデータにより、スレッショルドを設け、制御を行うかどうかの判定条件としている。

【0058】また、これらの動作は、第1実施例同様、記憶手段等を用いたテーブル変換により実現できることは言うまでもない。

【0059】

【発明の効果】本発明によれば、干渉波の影響を緩和するこができる最大比合成ダイバーシチ装置をメモリーや加算器、シフトレジスタなどIC化に適した小規模のデジタル回路のみで構成することができ、高価なDSPなどを使用する必要もなくなる。更に、本発明の装置へ入力する信号も線形である必要がないため、無線回路では構成が簡単な非線形増幅を行うことができる。これらの相乗効果により、本発明では、従来の同機能の装置を非常に安価に構成することができ、本発明の装置を使用した無線機器全体のコストダウンを図ることできる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示すブロック図である。

30 【図2】本発明の動作を説明するための、IQ平面上での信号合成を示す図である。

【図3】位相遅延検波データの判定点を示す図である。

【図4】本発明の第2の実施例を示すブロック図である。

【図5】合成係数制御手段を示すブロック図である。

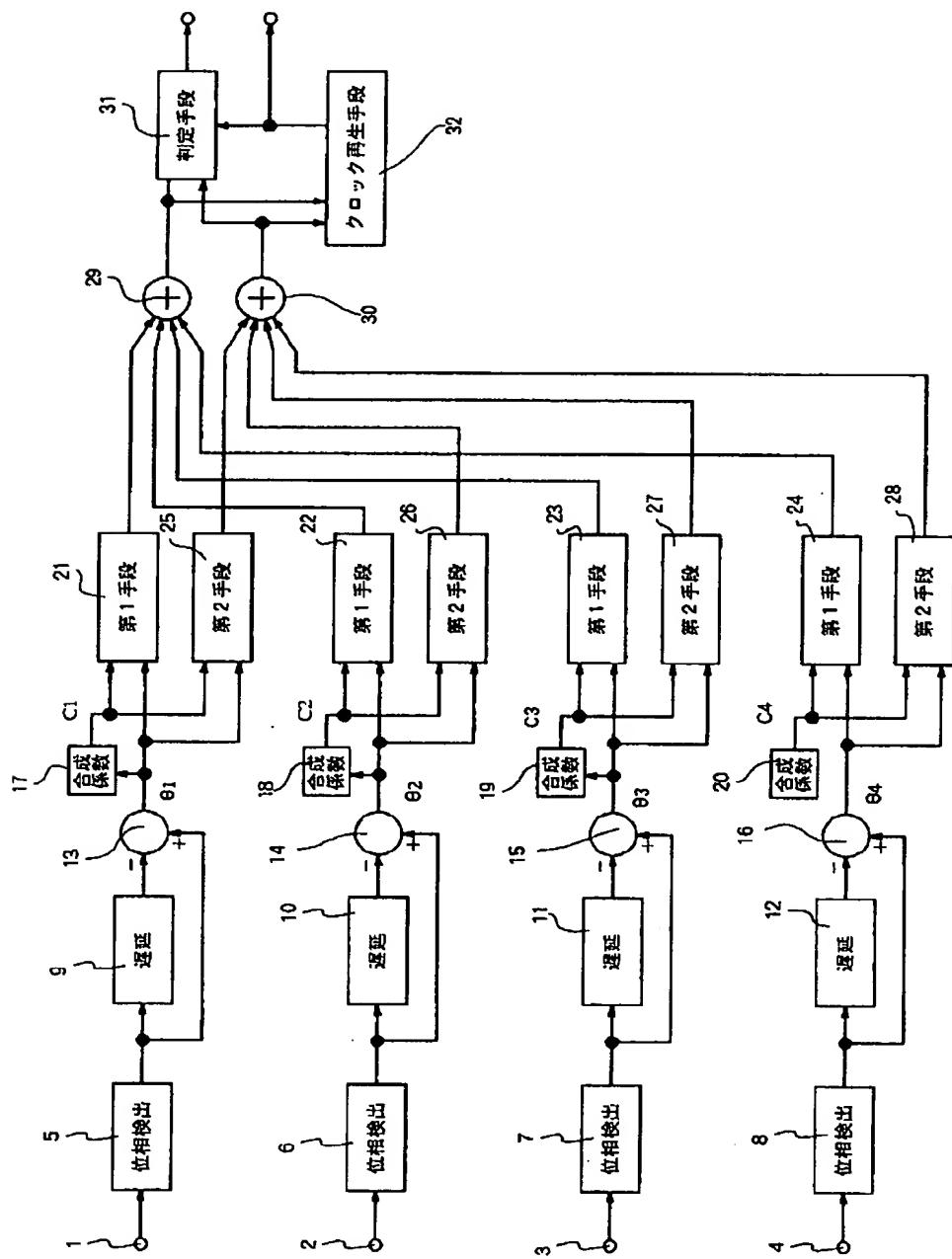
【図6】従来技術を示すブロック図である。

【図7】最大比合成ダイバーシチのIQ平面上での信号合成を示す図である。

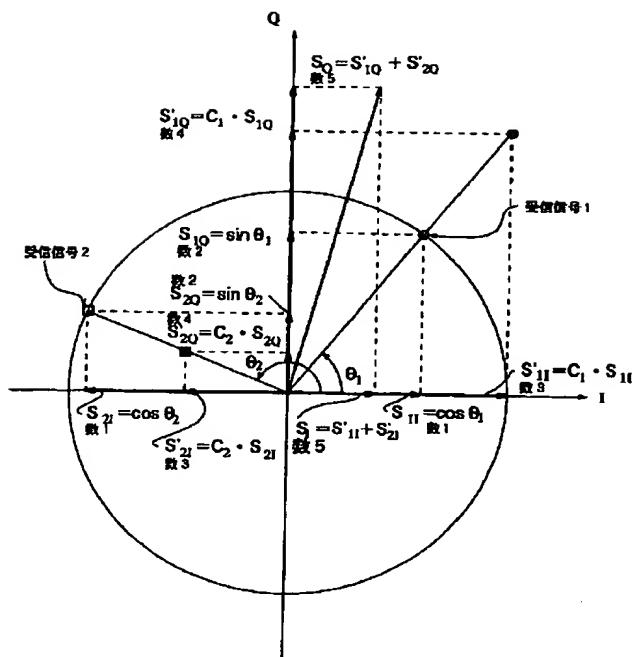
【符号の説明】

40	1、2、3、4 5、6、7、8 9、10、11、12 13、14、15、16 17、18、19、20 21、22、23、24 25、26、27、28 29、30 33、34、35、36 37、38、39、40	入力端子 位相検出手段 遅延手段 加算手段 合成係数出力手段 第1手段 第2手段 加算手段 尤度検出手段 合成係数制御手段
----	---	--

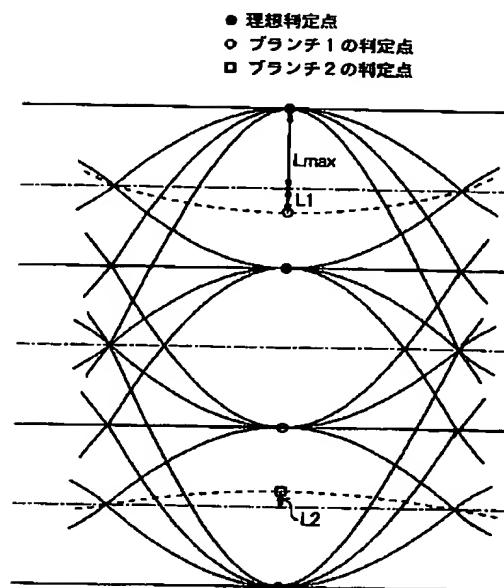
【図1】



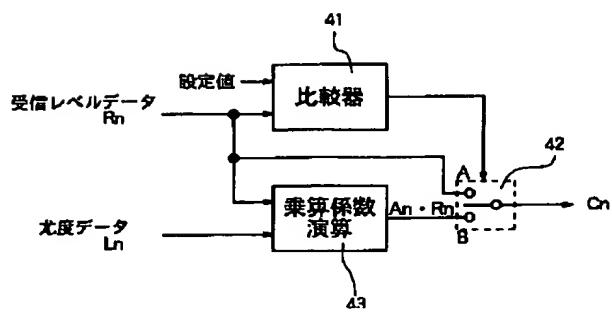
【図2】



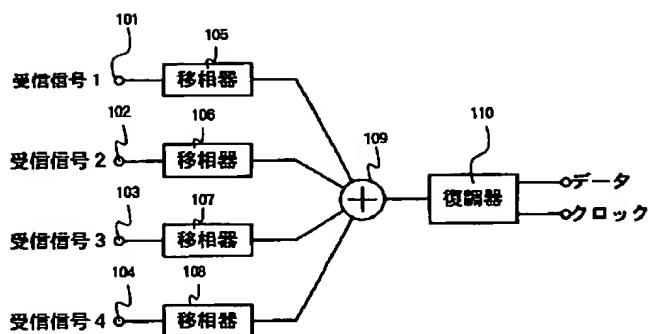
【図3】



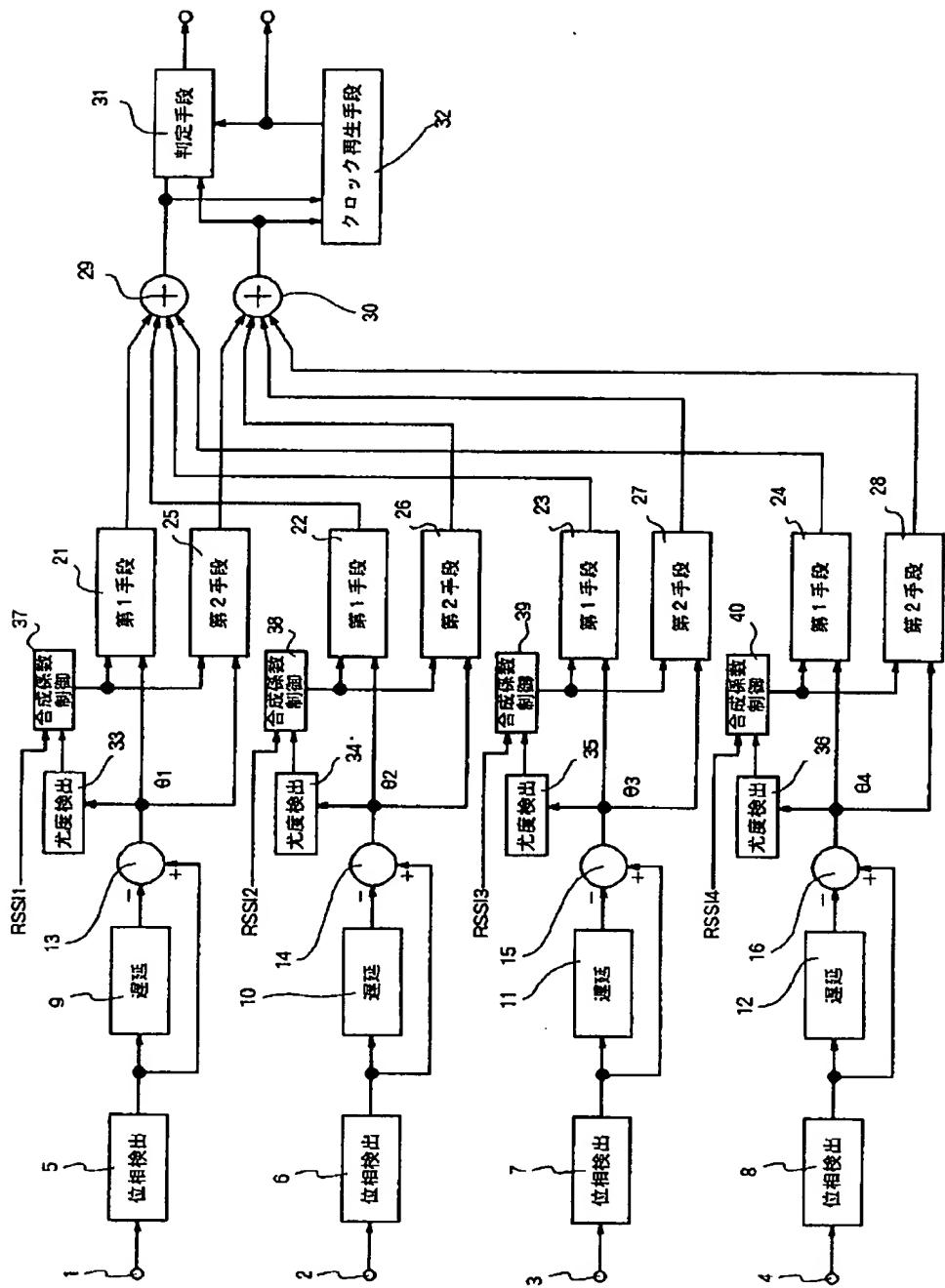
【図5】



【図6】



【図4】



【図7】

